

その他

視覚的表現に優れたロジックトレーナーの製作

佐藤 求¹⁾・西本千尋¹⁾

Development report of a logic trainer board with superior visual expression

Motom SATO¹⁾・Chihiro NISHIMOTO¹⁾

キーワード：実験器具の製作、電気実験、電子工作、論理回路

1. はじめに

情報工学の分野では論理演算を回路図のように図示することがある。概念上の図に合わせて既存の論理ゲートを接続して、目的の論理回路を組み立てる実習機器をロジックトレーナーという（例えば、ANDゲートの出力とNOTゲートの入力を接続することでNAND回路を組み立てるなど）。今回、従来のものより視覚的表現に優れたロジックトレーナーを作製したので、その要求事項、回路図、製作上の注意点などを報告する。

2. ロジックトレーナーに要求される性能

2-1. 組立可能な回路

ANDゲートおよびORゲート、NOTゲートを基本演算として用意し（本稿では基本要素として予め用意された演算を〇〇ゲートと称する）、NAND回路（ $(\overline{A \cdot B})$ 型および $\overline{A} + \overline{B}$ 型）、NOR回路（ $\overline{A + B}$ 型および $\overline{A} \cdot \overline{B}$ 型）、XOR回路（ $A \cdot \overline{B} + \overline{A} \cdot B$ 型および $(\overline{A \cdot B}) \cdot (A + B)$ 型）、RS-flip-flop（NAND型およびNOR型）、JK-flip-flop、半加算器、全加算器、カウンタ回路などを回路図と対応した形で配線できることが望ましい。複雑な回路で煩雑化を避けるためにはNANDゲート、NORゲート、XORゲートも用意すると良い（図1）。

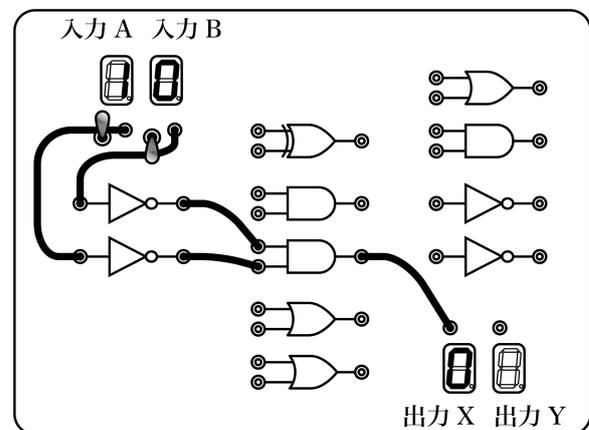


図1 ロジックトレーナー（パネル配線型）

いくつか用意されている論理ゲートの入出力部の端子（二重丸）をピンジャックコードで繋ぐことで様々な論理回路を組むことができる。図は5本のコードを使って $X = \overline{A \cdot B}$ 、すなわち $X = A \text{ NOR } B$ を実現している。

2-2. 視認性

回路の配線は標準的な図表現と同じ配置にできることが好ましい。一方で、準備が整い過ぎて「隣と繋ぐだけ」となってしまうと教育効果が低い。このため「多少は取り回しを工夫した」という実感が得られる程度に不便な配置にすることも必要になる（例えば、NAND型 flip-flop のために $\overline{A \cdot B}$ 演算ゲートを用意しておくのは「やり過ぎ」になる）。

また、「入出力が1なのか0なのかの表示は、LEDの点灯のみで判断するか数字表示を行うか」、「回路全体の入出力のみ表示するか各ゲート毎に表示するか」

1) 群馬パース大学

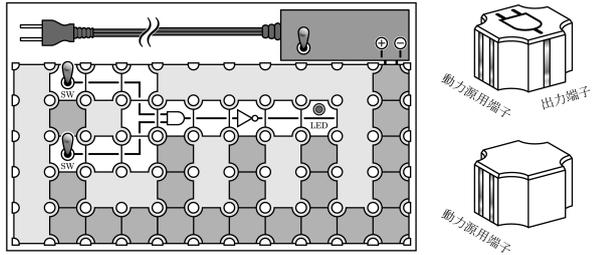


図2 ロジックトレーナー（電子ブロック型）
演算ゲートやスイッチ、配線などがブロック化されている。演算ゲートやLEDのブロックに動力供給するためのブロックをここでは灰色で表現した（イメージ図）。

など、見やすさと煩わしさの兼ね合いに判断が必要になる。

論理演算の電子回路実装のためにはICの動力としての電源（動力源）やLED発光に関係した回路などが必要となるが、演算自体の表現に集中させるため、これらの部分は見えないようにすべきである。本学所有の既製品¹⁾は電子ブロック型（図2）のため、動力源の配線が必要になり初学者では配線が難しい。また配線済みの回路を与えた際にも、動力用の配線が目立ってしまうという難点があり、パネル配線型のもの（ITF-02B²⁾の方が有利である。

2-3. 安定動作

実際の電子回路では、複数の回路が同時に動作して信号の受け渡しをする際、信号源と動力源とを兼用したことによる機能不全を起こすことがある。特に、今回のようにLEDの発光を伴う場合には、出力端子全てに動力供給用のフォロワ回路も必要となる。

3. 今回の実装と設計

3-1. 組立可能な回路

図1同様に、ANDゲート3個、ORゲート3個、NOTゲート4個、XORゲート1個を用意し、2種類のNAND回路、2種類のNOR回路、2種類のXOR回路、2種類のRS-flip-flop、半加算器を組み立て可能とした（小型化のためNANDゲートとNORゲートは用意しなかった）。回路全体での入出力を数字でみるため、4つの7セグメントLEDを用意して二進数の表示部も用意した。

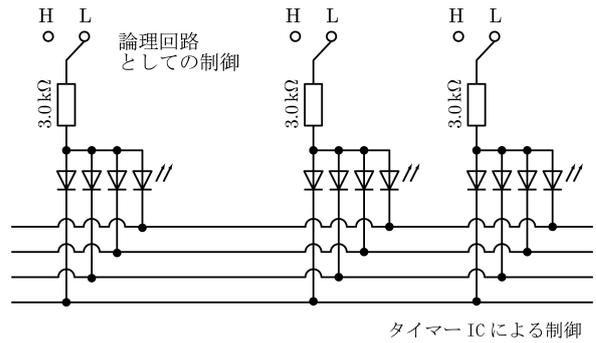


図3 LEUCO
各LEDは「論理回路として、そのラインは点灯するべきなのか」と「流れるLEDとして、どのタイミングで点灯するべきなのか」という二種類の制御を受ける（この図のLED記号は略記してある）。

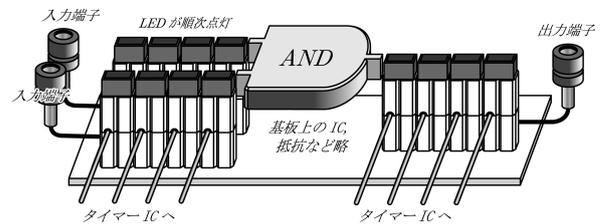


図4 ANDゲートの実体配線図
入出力のラインは4つのLEDで表され、それぞれのアノード端子は基盤の下で繋がっている。カソード端子は他のラインの対応するLEDとまとめてタイマーICに接続される（空中配線となったが、ロングピンソケットを二段にして堅固な構造とした）。なお、実際には一枚の基板に2つのゲートを配線するなど、この図とは差異がある。

3-2. 表示法

演算ゲートの入出力を視覚的にアピールするために、入出力ラインを平角型LED4個で表現し、High : H時に4個のLEDが順次点滅する、「流れるLEDライト」を実装した。この際、1個1個のLEDは「このラインはHであるか」と「今この瞬間は光るタイミングであるか」の2種類の制御を受けることになる。後者は市販品のタイミング制御回路³⁾を使ったが、ライン毎に制御回路を用意するのではなく、1つの制御回路で多数のラインを同時に処理する回路構成とした。具体的には図3のように、各ラインのLEDのカソード極は全てタイミング制御ICの端子に繋がりと、アノード極は、4つまとめてラインの入力端子に繋がっている（以下、LEDの制御部をLEUCO : Light Expression Unit Control Operator と称する）。

例として、図4にANDゲートの実体配線図、図5

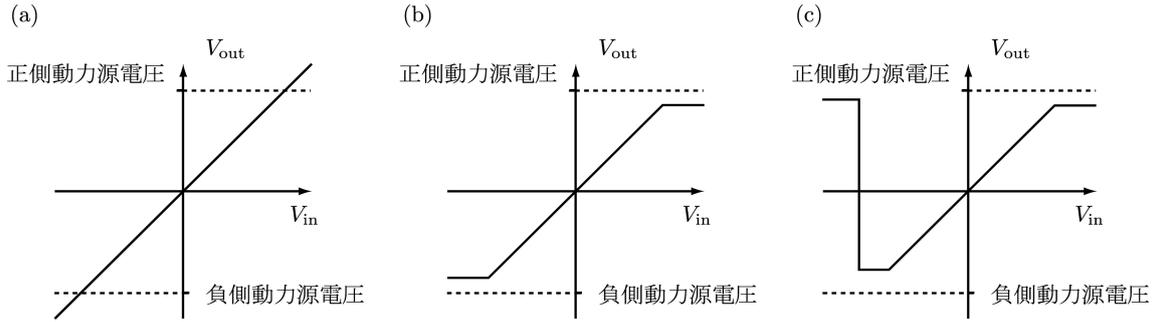


図8 フォロワ回路の入出力

- (a) 理想的なフォロワ回路の特性：動力源の制約なしに $V_{out} = V_{in}$ となる。
- (b) 常識的に期待する挙動：動力源電圧に近い値で飽和する。
- (c) 4558系 OP アンプ IC を使った場合の挙動：入力負側動力源電圧に近すぎると、突如、正に飽和した出力が得られる（出力跳躍現象）。

flip-flop での (0,0) 入力時) なので、十分な電流供給能力があると言える。

4-2. NINLS の確認

NOT 回路および出力表示回路の作動中の電位を表 1、2 に示した。無入力時に 3-3 節での狙い通りの挙動を示した（データは予備回路での測定で、NOT 回路の LEUCO 部は適切な LED で代用）。

4-3. 出力跳躍現象の測定データ

表 3 は、NJM4580 でフォロワ回路を組み、動力源を $\pm 5.09V$ とした場合の実測データである。 $V_{in} \approx -4.4V$ 程度以下の入力に対して、出力跳躍現象が起きていることが確認できる）。

表 1 NOT ゲートの NINLS

入力電圧	High	Low	無入力
V_{LEUCO} [V]	5.1	0.0	1.1
V_{IC} [V]	5.1	2.4	2.9

使用した IC (TC4011BP) の H/L 基準値は 2.75V なので 2.4V は L で 2.9V は H として扱われる。

表 2 出力表示回路の NINLS

入力電圧	High	Low	無入力
V_{OPin} [V]	5.1	0.0	-4.7
V_{OPout} [V]	4.6	0.0	4.6
V_{TRout} [V]	-5.1	-5.0	3.8

H 入力時の V_{OPin} と V_{OPout} の差は通常期待している OP アンプ内部での電圧降下。無入力時の V_{OPin} と V_{OPout} の違いは出力跳躍現象によるもの。

表 3 OP アンプの飽和と出力跳躍現象

V_{in} [V]	0.00	1.00	2.00	3.00	4.00	4.40	4.50	4.60	4.70	4.80
V_{out} [V]	0.01	1.00	2.00	3.00	4.00	4.41	4.52	4.57	4.56	4.57
	能動領域						飽和領域			
V_{in} [V]	-1.00	-2.00	-3.00	-4.00	-4.20	-4.30	-4.40	-4.60	-4.80	-5.00
V_{out} [V]	-0.99	-1.99	-3.00	-3.76	-3.76	-3.75	+4.32	+4.56	+4.57	+4.57
	能動領域			飽和領域			出力跳躍領域			

フォロワ回路なので $V_{out} = V_{in}$ を期待している。通常は（十分に余裕を持って）飽和領域に入らないように使用する。動力源電圧は $\pm 5.09V$ 。

5. ま と め

パネル配線型で論理回路の構成を理解しやすいロジックトレーナーを自作した。特にHとなったラインが「流れるLED」で視覚的に表現され、かつ、非使用時には光らない仕様も満足できた。これらの実装のため、非常に技巧的な回路作成を行ったので、同様の器具を作製する際に参考にしていただければ幸いである。

6. 利益相反および倫理配慮

本論文に関して利益相反事項および倫理的配慮の必要な問題はない。

7. 文 献 他

- 1) “電子ブロック機器製造株式会社 ITF-02B”, <http://www.denshiblock.co.jp/brk.html> (2019.10確認)
- 2) “岩崎通信株式会社 ITF-02B”, https://www.iti.iwatsu.co.jp/ja/products/itf/15_04.html (2019.10確認)
- 3) “LED 六連流れ星ユニット”, ハヶ岳クラブ, 千石電商等で販売
- 4) “新日本無線株式会社”, https://www.njr.co.jp/products/semicon/design_support/faq/10088.html (2019.9 確認)